

ОПТИМИЗАЦИЯ ПАРАМЕТРОВ ЦИФРОВЫХ ФИЛЬТРОВ ВЫСОКОСКОРОСТНОГО МОДУЛЯТОРА ДЛЯ PLC-МОДЕМОВ

А. В. Глухов

*ОАО «Новосибирский завод полупроводниковых приборов
с особым конструкторским бюро», г. Новосибирск; gluhov@nizpp.ru*

Ключевые слова и фразы: алгоритмы расчета фильтров в среде MATLAB; передача данных по силовым цепям; разработка Verilog-кода функциональных блоков; цифровые фильтры преобразователей сигнала; PLC-модем.

Аннотация: Рассмотрена работа цифровых фильтров по электрическим параметрам модулятора сигнала для передачи данных по силовым цепям.

Введение

Power Line Communication (PLC) – совокупность технологий высокочастотного информационного уплотнения линий электропитания. PLC-обмен реализуется, в основном, на платформе DS-2. Основой технологии DS-2 является использование частотного разделения сигнала, при котором высокоскоростной поток данных передается по несколько относительно низкоскоростных, каждый из которых передается по отдельной поднесущей частоте с последующим их объединением в один сигнал. Передача информации выполняется сигналом на поднесущих частотах в диапазоне 3 ... 33 МГц по проводам на фоне стандартных электрических сетей 50 или 60 Гц.

PLC-модемы на платформе DS-2 позволяют создавать оптимизированные виртуальные локальные сети VLAN (Virtual Local Area Network), обеспечивающие разделение данных и резервирование маршрутов передачи информации с использованием протокола STP (Spanning Tree Protocol). Кроме того, поддерживаются шифрование данных для защиты передаваемой информации и автоматическое дистанционное обновление встроенного программного обеспечения.

Цифровые повышающие преобразователи частоты – одни из комплектующих PLC-модемов, преобразуют комплексный низкочастотный сигнал в высокочастотный. Сигнал фильтруется и интерполируется до частоты несущего сигнала с выхода блока цифрового синтезатора частоты DDS (Digital Data Service). Типовая структура цифрового повышающего преобразователя частоты включает формирователь импульсов, интерполирующий фильтр, блок цифрового синтезатора частоты, блок квадратурного модулятора, компенсирующий фильтр с характеристикой вида «инверсный sinc filter», цифро-аналоговый преобразователь (ЦАП).

Постановка проблемы

В работах [1, 2] приведены расчеты частотных характеристик интерполяторов на основе каскада гребенчатых фильтров и интеграторов CIC-filter (Cascaded Integrator Comb filters).

Оптимизация работы цифровых фильтров модулятора модема по электрическим параметрам является актуальной задачей [3, 4].

Целью настоящей работы является разработка моделей комплекса фильтров: предвыскажающего, интерполирующего, инверсного sinc высокочастотного квадратурного модулятора с пониженным потреблением энергии и уменьшенными размерами компонентов.

Алгоритмы и результаты моделирования

Моделирование работы фильтров проводилось в среде MATLAB/Simulink-Modelsim с обязательным синтезом и дальнейшим исследованием максимальной частоты работы с использованием средств статического временного анализа.

Проведены расчеты компенсирующего фильтра для различных коэффициентов интерполяции, полуполосных интерполирующих фильтров, коэффициентов сдвига схемы выравнивания выходных разрядов СИС-фильтра, а также коэффициентов масштабирующего множителя на выходе фильтра-компенсатора для более плавного изменения усиления СИС-фильтра при изменении коэффициента интерполяции.

1. Неравномерность характеристики пары «компенсирующий фильтр – СИС-фильтр» при использовании промежуточного интерполятора составляет не более 0,05 дБ, ослабление в полосе пропускания не более 0,8 дБ. Уровень подавления зеркальных образов входного сигнала составляет от 70 дБ, неравномерность дополнительного интерполирующего фильтра – не более 0,002 дБ, а ослабление в полосе пропускания – 0,01 дБ (рис. 1).

2. *Предвыскажающий фильтр* с инверсной амплитудно-частотной характеристикой (АЧХ) СИС-фильтра. Структурная схема предвыскажающего фильтра представляет собой классический фильтр с конечной импульсной характеристикой (КИХ) – КИХ-фильтр четвертого порядка с программным выбором набора коэффициентов и управляемым коэффициентом усиления для выравнивания динамического диапазона всех коэффициентов интерполяции (рис. 2).

3. *Интерполирующий фильтр на основе полуполосных фильтров*. Блок интерполирующих фильтров представляет собой каскад из двух полуполосных фильтров, с порядками 54 и 18 соответственно. Коэффициент усиления первого фильтра выбран таким образом, что при замене множителя во втором фильтре

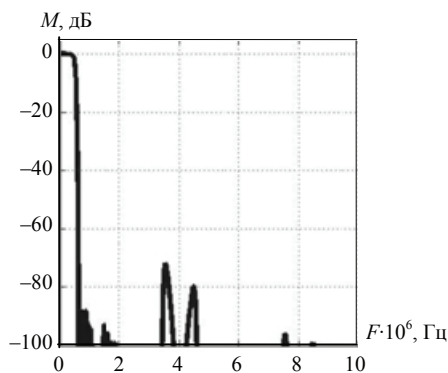


Рис. 1. Результат моделирования пары «компенсирующий фильтр – СИС-фильтр». Общая АЧХ системы при коэффициенте интерполяции $R = 8$

наибольшего коэффициента в импульсной характеристике на сдвиговый регистр переполнение разрядной сетки не происходит. При расчете фильтра особое внимание уделено подавлению зеркальных компонент в процессе интерполяции, для ослабления требования к последующему СИС-фильтру. Одним из положительных моментов использования полуполосных фильтров является снижение частоты работы множителей в два раза за счет полифазной структуры по сравнению с обычными фильтрами с конечной импульсной характеристикой (рис. 3).

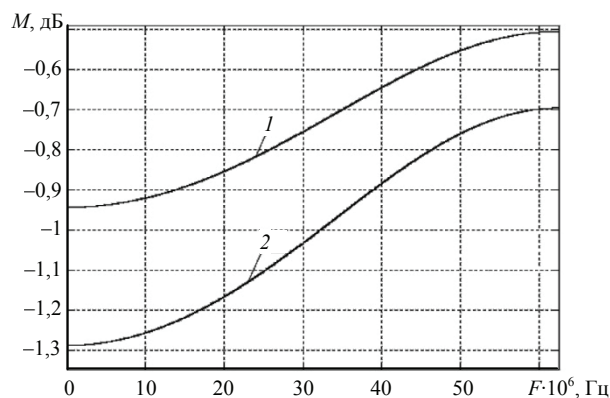


Рис. 2. Результат моделирования и АЧХ предсказывающего фильтра

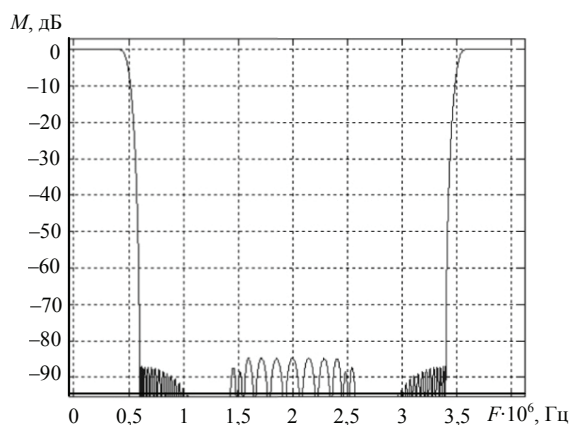


Рис. 3. Результат моделирования интерполятора на основе полуполосных фильтров. АЧХ интерполятора при коэффициенте интерполяции $R = 4$

4. *Интерполирующий фильтр с программируемым коэффициентом интерполяции.* В основе фильтра использована классическая схема СИС-фильтра (фильтра Хогенауэра) с программируемым сдвиговым регистром на выходе схемы. Поскольку для различных коэффициентов интерполяции СИС-фильтр вносит разное усиление, то особое внимание уделено согласованию ослабления сигнала на выходе сдвигового регистра с программируемым усилителем на выходе предсказывающего фильтра. Такая структура компенсации дискретной природы ослабления сигнала на выходе сдвигового регистра обеспечивает наименьшее потребление при сохранении динамического диапазона выходного сигнала (рис. 4).

5. *Фильтр с характеристикой «инверсный sinc-filter».* Структурная схема представляет собой классический КИХ-фильтр шестого порядка с мультиплексированием операции умножения для повышения быстродействия. Параметры фильтра оптимизированы по частоте (рис. 5).

Результаты расчетов и моделирования показывают значительное улучшение характеристики СИС-фильтра, с одновременным увеличением быстродействия схемы, что обусловлено меньшим числом каскадов пары «гребенчатый фильтр – интегратор».

Моделирование поведения СИС-фильтра для различных коэффициентов интерполяции показало, что для больших коэффициентов интерполяции характери-

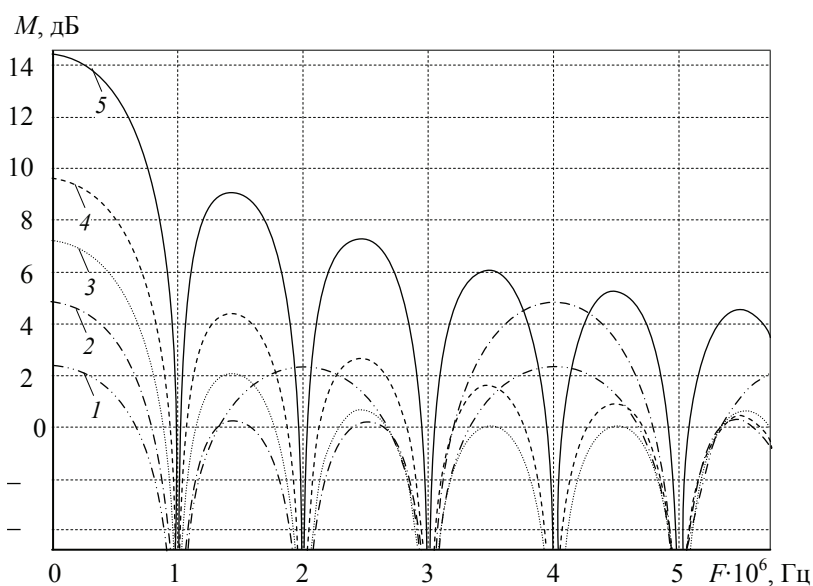


Рис. 4. Результат моделирования СИС-фильтра.
АЧХ фильтра для нескольких коэффициентов интерполяции R :
 $1 - 2; 2 - 4; 3 - 8; 4 - 16; 5 - 63$

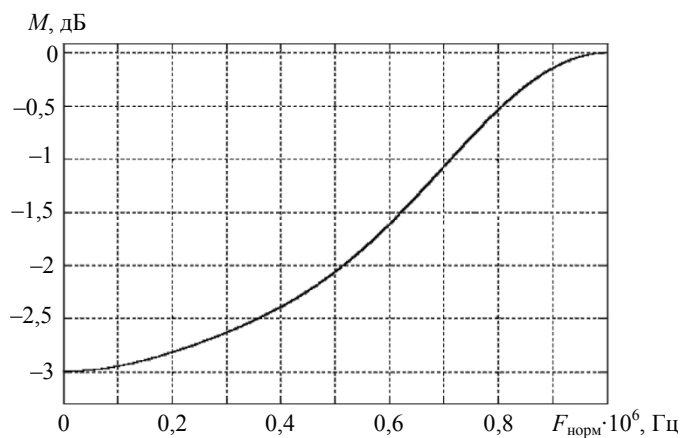


Рис. 5. Результат моделирования АЧХ компенсирующего фильтра с характеристикой «инверсный sinc-filter»

стику фильтра можно аппроксимировать функцией вида $(\sin x)/x$ и с ростом коэффициента разница значений функции в точке $0,4 F_s$ становится незначительной. Основываясь на этом эффекте, использование дополнительного интерполирующего фильтра позволило сократить число наборов коэффициентов компенсирующего фильтра до двух в целях обеспечения равномерности в полосе пропускания на уровне $\pm 0,05$ дБ.

Фильтр-компенсатор располагается на входе тракта интерполяции, соответственно работает на частоте дискретизации входного сигнала. Полуполосные фильтры реализованы в полифазной форме. Таким образом, все арифметические операции выполняются на пониженной частоте дискретизации.

После доработки и оптимизации Verilog-кода, полученного из MATLAB/Simulink, и проведения синтеза для 180 нм технологического процесса и последующего проведения статического временного анализа, получена максимальная частота работы схемы, равная 1 ГГц. Наиболее критичным, определяющим быстродействие компонентов в схеме, является последний интегратор СИС-фильтра, использующий сумматор с ускоренным переносом [5].

Разработанная архитектура цифровых фильтров оптимальна по электрическим параметрам и технологичности процесса изготовления.

Заключение

Разработана модель программируемого интерполирующего фильтра, его Verilog-описание, проведен синтез и статический временной анализ для 180 нм технологического процесса.

Коэффициент интерполяции фильтра изменяется программно в диапазоне 4...252 с шагом 4. Большинство блоков работает на частотах ниже частоты дискретизации выходного сигнала. Максимальная частота работы фильтра определяется последним интегратором фильтра и составляет 1 ГГц.

Список литературы

1. Markovic, D. Power and Area Efficient VLSI Architectures for Communication Signal Processing / D. Markovic, B. Nikolic, R. W. Brodersen. – Berkley Wireless Research Center, University of California at Berkley. – 6 p.
2. Hogenauer, E. B. An Economical Class of Digital Filters for Decimation and Interpolation / E. B. Hogenauer // IEEE Transactions on Acoustics, Speech, and Signal Processing. – April 1981. – Vol. ASSP-29, No. 2. – P. 155 – 162.
3. Солонина, А. И. Моделирование цифровой обработки сигналов в MATLAB / А. И. Солонина // Компоненты и технология. – 2009. – № 7. – С. 105 – 111.
4. Азаренков, Л. Методы построения банка цифровых фильтров: конвейерное частотное преобразование и взвешенное перекрывающееся сложение / Л. Азаренков, И. Канатов, Д. Каплун // Современная электроника. – 2008. – № 3. – С. 48 – 51.
5. Deschamps, J. P. Synthesis of Arithmetic Circuits / J. P. Deschamps, G. Bioul, G. D. Sutter. – New York : John Wiley & Sons, Inc., 2006. – 556 p.

Parameter Optimization of Digital Filters of High Speed Modulator for PLC-Modem

A. V. Glukhov

*ОАО Новосибирск Factory of Semiconductor Devices with Special Design Bureau OKB,
Novosibirsk; gluhov@nzpp.ru*

Key words and phrases: algorithms for calculating filter medium in MATLAB; development of Verilog-code of functional blocks; digital filters of the signal converters; PLC modem for data transmission and power circuits.

Abstract: Digital filters operation by electrical parameters of the modulator signal for data transmission along power circuits is optimized.

Optimierung der Parameter der digitalen Filter des Hochgeschwindigkeitsmodulators für die PLC Modems

Zusammenfassung: Es ist die Arbeit der digitalen Filter nach den elektrischen Parametern des Modulators des Signals für die Sendung der Daten nach den Kraftketten optimisiert.

Optimisation des paramètres des filtres numériques du modulateur ultrarapide pour les modems PLC

Résumé: Est optimisé le fonctionnement des filtres numériques d'après les paramètres électriques du modulateur du signal pour la transmission des données par les chaînes d'énergie.

Автор: *Глухов Александр Викторович* – начальник особого конструкторского бюро, ОАО «Новосибирский завод полупроводниковых приборов с особым конструкторским бюро», г. Новосибирск.

Рецензент: *Пальчун Юрий Анатольевич* – доктор технических наук, профессор кафедры «Передача дискретных сообщений и метрология», ФГОБУ ВПО «Сибирский государственный университет телекоммуникаций и информатики», г. Новосибирск.
